

# 隨機存取記憶體 - DRAM 及 SRAM

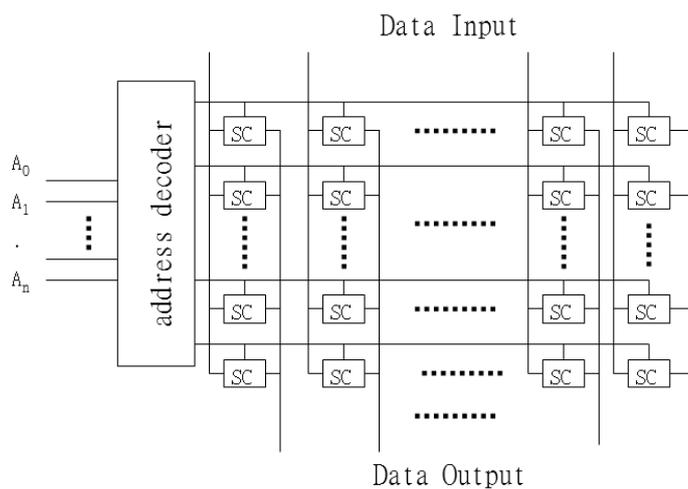
吳幼麟

[ylwu](#)

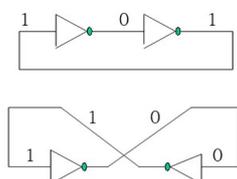
買過個人電腦的人都知道有兩個重要的部分要加以考慮：一個是中央處理器 (central processing unit, 簡稱為 CPU) 的速度，一個是主記憶體 (main memory) 的容量。中央處理器的速度決定了電腦運算數據及處理資訊的快慢，主記憶體的容量則決定了電腦可以儲存資訊的多寡，有些人可能還會去考慮伴隨中央處理器的快取記憶體 (cache memory) 的大小，這是因為快取記憶體是用來儲存一些經常使用的資訊，把這些經常用到的資訊放在速度較快的快取記憶體中可以使 CPU 很快的取得這些資訊，而不需要再到速度較慢的主記憶體中去尋找，如此一來可使 CPU 處理的速度加快。

基本上，快取記憶體與主記憶體在功能與結構並不相同，通常快取記憶體是使用所謂的靜態隨機存取記憶體 (static random access memory, 簡稱 SRAM)，而主記憶體則是使用所謂的動態隨機存取記憶體 (dynamic random access memory, 簡稱 DRAM)。與 DRAM 相比較，SRAM 具有較快的速度及較低的功率消耗，但是對相同的晶片面積而言它的密度較低且每一位元的價格較高。因此，SRAM 適合用於需要快速存取資料且資料量不大的場合，至於在必須儲存大量資訊時，使用 DRAM 可以較節省經費。

是什麼造成 DRAM 與 SRAM 有如此的差別呢？這必須從它們的結構談起。我們先看一下半導體記憶器的基本構造，不論是 SRAM 或是 DRAM 都是由許許多的儲存元 (storage cell) 所組成的，每一個儲存元中可以儲存一個位元 (0 或 1) 的資訊。每一個儲存元都被指定了一個位址 (address)，我們可以藉著加在位址線上的位址  $A_0A_1\dots A_n$  來選取某一特定的儲存元，如下圖所示，圖中的 SC 即代表了儲存元。

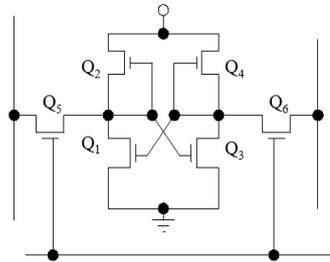


然後，我們可以再利用電的信號來控制將資訊讀出或寫入該個被選取的儲存元。而 DRAM 及 SRAM 的最主要差別就在於它們使用了不同儲存元的結構。就 SRAM 而言，其儲存元基本上是利用兩個反相器(inverter)交錯相連所形成的正反器(flip-flop)電路所構成，如下圖所示。



從上圖我們可以看出構成儲存元的兩個反相器的輸出分別是 1 及 0，若是我們將反相器的輸入 1,0 對調，則輸出的 1,0 亦會對調，也就是說這個正反器可以儲存兩種不同的狀態：(1,0)或(0,1)。若是改以金屬氧化物半導體(metal-oxide-semiconductor)電晶體(也就是所謂的 MOS 電晶體)來構成這個正反器電路的話，可以得到下面的電路：

SRAM Storage Cell

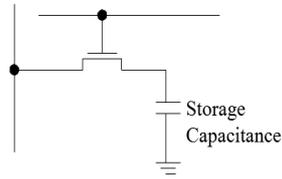


這便是 SRAM 的儲存元。要注意的是，在上圖中 Q<sub>1</sub> 及 Q<sub>2</sub> 構成一個反相器，Q<sub>3</sub> 及 Q<sub>4</sub> 則構成另一個反相器，Q<sub>5</sub> 及 Q<sub>6</sub> 是用來控制資料的讀出或寫入。所以一個基本的 SRAM 儲存元至少需要六個 MOS 電晶體才能組成。SRAM 中所儲存二進位元的資訊只要供應的電源沒有斷，儲存的資訊就會一直存在。若是將電源移掉，除非系統有備用的電池電源，否則儲存的資訊就會消失掉。

DRAM 的儲存資訊的方式卻完全與 SRAM 不相同，DRAM 是利用一個電容中電荷的儲存與否來代表二進位元的資訊 1 與 0。由於電容製作的再好也仍然會有漏電電流的存在，所以，即使是供應的電源沒有中斷，在 DRAM 儲存元中的資訊(儲存的電荷)也會逐漸的漏失。為了防止這種儲存資訊的漏失，DRAM 儲存元中所儲存的資訊必需每隔一段時間被讀取出來，然後再重新寫入原來的儲存元中這個動作被稱作 refresh。當然這個時間的間隔必須短於電容電荷漏失至不能辨認 1,0 所需的時間。所以在 DRAM 中必須提供一脈波來執行這個 refresh 的動作，這樣才能保持其所儲存資訊的正確。這也是為什麼 DRAM 被稱作動態(dynamic)而 SRAM 被稱為靜態的原因。

在早期 DRAM 的儲存元與 SRAM 類似必須使用數個電晶體來完成，但是從 1973 年起，單一電晶體的儲存元已成為 DRAM 儲存元的標準結構，請見下圖：

One-transistor  
DRAM Storage Cell



其中電晶體的導通與否被用來控制電容的充放電。整個 DRAM 儲存元中最重要的部分在於儲存電容(storage capacitance)，由於半導體製造技術的進步，採用堆疊式(stacked)的儲存電容或是垂直式的溝槽儲存電容(trench capacitor)已可使 DRAM 儲存元在晶片上所佔的體積極小，所以可以做到極高的密度，也就是記憶體的容量可以做到非常的大。

從前面的說明，我們當可以明瞭 DRAM 與 SRAM 間差異的原因了。由於 DRAM 儲存元只需要一個電晶體即可，而 SRAM 儲存元至少要六個電晶體，所以 DRAM 可有較高的密度(對同一個世代的積體電路製作技術而言，SRAM 的密度約是 DRAM 的四分之一)，每個位元的成本也較低。但是 DRAM 是使用電容的充放電荷作為資訊的儲存，所以速度較慢而且需要 refresh 的電路來防止已儲存資訊的流失，故而 DRAM 消耗的功率會較 SRAM 為高。